

DIALOG(R)File 352:Derwent WPI

(c) 2000 Derwent Info Ltd. All rts. reserv.

007669999      \*\*Image available\*\*

WPI Acc No: 1988-303931/198843

Drive IC for active matrix type display unit - has separate and low speed  
switches on poly-crystal and amorphous silicon active layers respectively

NoAbstract Dwg 2/2

Patent Assignee: NEC CORP (NIDE )

Number of Countries: 001    Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
<b>JP 63223788</b>	A	19880919	JP 8758034	A	19870313	198843 B

Priority Applications (No Type Date): JP 8758034 A 19870313

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 63223788	A	20		

Title Terms: DRIVE; IC; ACTIVE; MATRIX; TYPE; DISPLAY; UNIT; SEPARATE; LOW;  
SPEED; SWITCH; POLY; CRYSTAL; AMORPHOUS; SILICON; ACTIVE; LAYER;  
RESPECTIVE; NOABSTRACT

Index Terms/Additional Words: ELECTROLUMINESCENT; THIN; FILM; TRANSISTOR

Derwent Class: P85; T04; U14

International Patent Class (Additional): G09G-003/36; H01L-027/12

File Segment: EPI; EngPI

### Concise of Statement

#### Japanese Patent Laid-Open Publication 63-223788

With respect to drive IC for an active matrix display device united on a glass substrate, a thin film transistor corresponding to each of display cells and a scan driver for driving the thin film transistor are formed on amorphous silicon active layers. Also, a data driver and a sample-hold circuit for driving the thin film transistor are formed on polycrystalline silicon active layers.

⑫ 公開特許公報 (A)

昭63-223788

⑬ Int. Cl. 4

G 09 G 3/36  
H 01 L 27/12

識別記号

庁内整理番号

8621-5C  
A-7514-5F

⑭ 公開 昭和63年(1988)9月19日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 アクティブマトリックス表示装置の駆動 I C

⑯ 特 願 昭62-58034

⑰ 出 願 昭62(1987)3月13日

⑱ 発 明 者 若 海 弘 夫 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

アクティブマトリックス表示装置の駆動 I C

2. 特許請求の範囲

ガラス基板上に一体化形成され、X-Yマトリックス状に配列されたアクティブマトリックス表示装置の駆動 I Cにおいて、各表示セルに対応して薄膜トランジスタ及びこの薄膜トランジスタを駆動するための走査側ドライバをアモルファス Si 活性層上に形成し、且つ前記薄膜トランジスタを駆動するためのデータ側ドライバ及びサンプルホールド回路を多結晶 Si 活性層上に形成したことを特徴とするアクティブマトリックス表示装置の駆動 I C。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、LC、EL、VF等の表示装置をアク

ティブマトリックス方式で駆動するための駆動 I Cに関する。

(従来の技術)

近年、LC、EL等の表示装置が大面積化するのに伴って駆動回路をアクティブマトリックス TFT で駆動し、高画質の表示を実現しようという方式が検討され始めている。この方式では表示装置の各セルに対応して薄膜トランジスタ(以下、TFT と称す)を設けるが、この TFT を X-Yマトリックスで選択するためには X、Y の各電極線を駆動するためのドライバが必要である。最近、このドライバを TFT と共にガラスや石英等の基板上に I C 化する動きも見られる。

(発明が解決しようとする問題点)

しかし、従来検討されている I C はガラス等の基板上に設けた多結晶 Si 膜を TFT 及びドライバ(TFT を駆動する回路)を構成するトランジスタの活性層として共用することにより構成されている。一方、パネルが大容量になると、データドライバとして高速性能(高移動度)が要求され

るようになるため、多結晶  $S_i$  膜の質をレーザアニールの手法で単結晶に近いレベルまで向上させる必要が生じる。しかし、現状ではこのような良質な膜を結晶性のばらつきを小さく抑え且つ大面積にわたって作ることはほとんど困難である。仮に作成し得たとしても、異なるサイズのグレインが広い面内に形成され（結晶粒界の数が場所により大きく異なる多結晶  $S_i$  膜が形成される）、キャリア移動度のばらつきやリーク電流のばらつきの大きい TFT が形成されるようになる。特に、スイッチングトランジスタを形成する TFT の特性としてリーク電流のばらつきが大きいことは、表示素子（LC 等）に印加される実効電圧のばらつきをもたらし、コントラストが場所により大きく違ってみえたり或いはオフセット電圧のばらつきにより画面の劣化特性にばらつきを生じたりする。従って、駆動 IC の歩留りは大幅に低下し、現実に使えぬ IC を得ることがほとんど不可能になる。

本発明の目的はかかる従来の欠点を除去し、高

り、移動度の大きな多結晶  $S_i$  は線状に細長く形成されればよいのでその占有面積は小さくなる。従って、例えば  $A_1$  レーザアニールやエキシマレーザアニール等で再結晶化を行って良質の結晶性の膜を線状領域全体にわたって比較的均一性よく（グレインサイズのばらつきも少く）形成することができる。これは膜形成領域が小さいため、再結晶前の多結晶  $S_i$  あるいはアモルファス  $S_i$  膜に入る欠陥やボイドの発生率が小さいためである。このように均一な高品質膜が得られれば、トランジスタの特性（移動度やリーク電流）はばらつきも少く、高速のデータドライバを歩留りよく得ることができる。また、一方の TFT や走査側ドライバは大面積化に適したアモルファス  $S_i$  で構成されるので、低リーク電流、高歩留りの特性を保持することができる。即ち、駆動 IC 全体としても高歩留りの IC が実現されるようになる。また、レーザアニール等を用い、従来よりも良好な膜質の多結晶  $S_i$  膜をデータドライバに用いることができるので表示素子の大容量、大面積化が可能に

性能且つ大容量表示素子を駆動可能にしたアクティブマトリックス表示装置の駆動 IC を提供することにある。

〔問題点を解決するための手段〕

本発明はガラス基板上に一体化形成され、X-Yマトリックス状に配列されたアクティブマトリックス表示装置の駆動 IC において、各表示セルに対応して薄膜トランジスタ及びこの薄膜トランジスタを駆動するための走査側ドライバをアモルファス  $S_i$  活性層上に形成し、且つ前記薄膜トランジスタを駆動するためのデータ側ドライバ及びサンプルホールド回路を多結晶  $S_i$  活性層上に形成するように構成される。

〔原理・作用〕

本発明では第一に高速のスイッチングスピードが要求されるデータ側ドライバ及びサンプルホールド回路を多結晶  $S_i$  活性層上に形成する。また第二に、100kHz 以下の低速で動作すればよいスイッチング用 TFT や走査側ドライバをアモルファス  $S_i$  活性層上に形成する。かかる構成によ

なる。

〔実施例〕

以下、本発明の実施例について、図面を参照して詳細に説明する。

第1図は本発明の一実施例を説明するためのアクティブマトリックス表示装置の駆動 IC の回路構成図である。第2図は第1図における駆動 IC の断面図である。ここでは、一例として液晶（LC）を駆動するための駆動 IC について説明するが、他の表示装置（ELD、VPD等）を駆動するための駆動 IC に対しても適用されることは言うまでもない。

第1図に示すように、本実施例では高速ドライバ配置領域11にはデータ側ドライバ13およびサンプルホールド回路14が形成され、低速ドライバ配置領域12には走査側ドライバ15と各セルを構成する薄膜トランジスタ16が形成される。次に第2図に示すように、この各セル毎に形成された薄膜トランジスタ（TFT）16およびこのTFT 16を順番次に選択してLCセルの片側電極

にビデオ信号を供給するための走査側ドライバ15を、ガラス基板21上に絶縁膜22を介して形成され水素処理を施したアモルファスSi (a-Si) 活性層24上に形成する。即ち、ガラス基板21上の低速ドライバ配置領域12のトランジスタ活性層は全てa-Siで構成される。しかるに、TFT16及び走査側ドライバ15は通常十数 $\mu$ secのパルス期間内でスイッチングを行えばよいから、a-Siの移動度(0.1~1 $\text{cm}^2/\text{V}\cdot\text{sec}$ )でも十分対応が可能である。従って、上記の如き構成で、動作速度に問題が生じる恐れは少い。

また、第1図におけるデータ側ドライバ13やサンプルホールド回路14は第2図に示す多結晶Si活性層23上に形成される。即ち、ガラス基板21上の高速ドライバ配置領域11内のトランジスタ活性層は全て多結晶Siで構成される。このようにすると、多結晶Si活性層23は、ほぼ線状に細長く形成されればよいから、IC全体の中に占める面積が従来よりも大幅に小さくて済む。しかも横に長い帯状のパターンになるので

部15にはa-Siを用いるのでリーク電流が小さくできるとともに、大容量且つ大面積のLC表示装置を駆動するのに適したICを構成することができる。このようにTFT16をa-Siで構成すると、リーク電流のばらつきも小さく抑えられるのでLCに印加される実効電圧のばらつきも少くでき、コントラストやオフセット電圧のばらつきに伴う画素劣化のばらつきも少く抑えられる。即ち、大容量表示装置対応の駆動IC全体としての歩留りは従来の構成に比べ大幅に向上する。

次に、上述した駆動用ICの製造について説明する。

第2図に示すように、ガラス基板21上に絶縁膜22(SiO<sub>2</sub>等)を介して多結晶Si膜23を低圧CVD法等を用いて形成する。また、前記SiO<sub>2</sub>の如き絶縁膜22もかかる低圧CVD法や常圧CVD法等の手法を用いて形成する。次に、この多結晶Si膜23をArレーザやエキシマレーザ等を用いてアニール処理する。そして、この多結晶Si膜23に、例えばイオン注入技術を用いて

レーザアニール(Arcwレーザアニールやエキシマレーザアニール等)等の再結晶化技術を用いることができ結晶性の良好な高品質膜が得られる。この場合、再結晶化を行う際の走査回数は数回程度で済むので再結晶化に要する時間、即ちスループットは短くなる。さらに、膜の形成される領域が小さいため再結晶化前の膜(多結晶Siあるいはa-Si)に存在する欠陥、ボイド、クラック等の発生率がチップ全体に比較してはるかに小さい。このため結晶性の良い高品質膜でありながら、全体にわたって比較的グレインサイズのばらつきの小さい且つ均一性の優れた膜が得られる。このように均一で高品質の膜が得られるので移動度やリーク電流等の特性ばらつきの小さい高移動度トランジスタが実現される。従って、高速動作の必要なデータドライバ13やサンプルホールド回路14が容易に実現でき、従来技術では不可能とみなされていた表示装置の大容量化且つ大面積化も可能である。

また、他方のTFT部16及び走査側ドライバ

P、A<sub>2</sub>等の不純物をソース・ドレイン領域23'、23''に導入し、適当なアニール処理を行ってソース23'、ドレイン23''を形成する。次に、この上に、SiO<sub>2</sub>のようなゲート絶縁膜25をCVD法等で形成した後、例えばPドープを施した多結晶Siからなるゲート電極26を設ける。

上記の如きプロセスは比較的高温(400~650℃程度)の熱処理を経るが、a-Si領域は低温(~300℃以下)で形成される。

まず、絶縁膜22上に、グロー放電法等を用いてa-Si膜24を形成し、その上部からイオン注入等によりソース、ドレイン領域24'、24''にP又はA<sub>2</sub>の不純物を導入する。その上に、蒸着法やスパッタ法等を用いて、SiO<sub>2</sub>あるいはSiNx等のゲート絶縁膜25'を付着する。更に、金属(Ag、Au、Cr、Mo、W等)の導電層27(ゲート電極)および28(配線)を蒸着法等を用いて形成する。この際、この導電層27、28は多結晶Siのソース、ドレイン領域23'、23''及びa-Siのソース、ドレイン領域24'、24''と電気的接触が

とられる。

このように、ほとんど通常の多結晶  $S_i$  や  $a-S_i$  を形成する技術を用いて駆動 IC を製造することが可能であり、多結晶  $S_i$  のアニール工程を除いては特殊なプロセスを要することなく容易に製造することができる。尚、多結晶  $S_i$  のアニールも条件が決まれば、スループットが短いのでプロセスを長くすることはほとんどない。

(発明の効果)

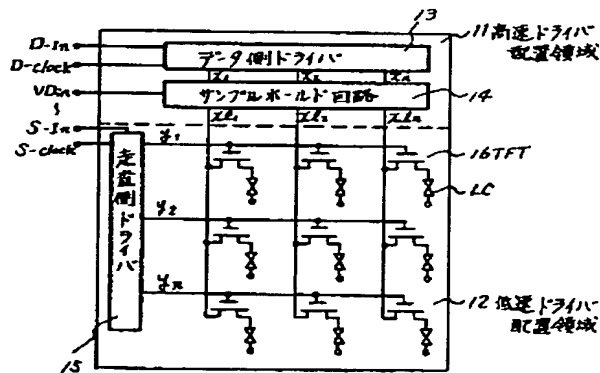
以上説明したように、本発明によれば高性能なデータドライバと低リーク電流の TFT、走査ドライバとが高歩留りで得られるので、大面積且つ大容量の表示装置を実現することが容易になる。特に、移動度やリーク電流等の特性上のばらつきを小さく抑えられるので、表示素子の画質が向上するだけでなく、画素の劣化のばらつきも少くしたアクティブマトリックス表示装置の駆動 IC を得られる効果がある。

#### 4. 図面の簡単な説明

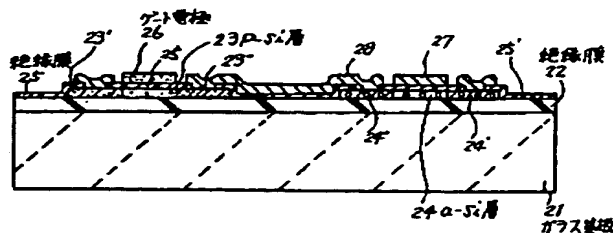
第1図は本発明の一実施例を説明するためのアクティブマトリックス表示装置の駆動 IC の回路構成図、第2図は第1図における駆動 IC の断面図である。

11…高速のドライバの配置領域、12…低速のドライバの配置領域、13…データドライバ、14…サンプルホールド回路、15…走査ドライバ、16…TFT、21…ガラス基板、22、25、25'…絶縁膜、23、23'、23''…多結晶  $S_i$  層、24、24'、24''…アモルファス  $S_i$  層、26、27…ゲート電極、28…金属の導電層。

代理人 弁理士 内 原 晋



第 1 図



第 2 図